

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re U.S. Patent Application of)
)
WATANABE et al.)
)
Application Number: To be Assigned)
)
Filed: Concurrently Herewith)
)
For: DATA RECORDING METHOD, DATA RECORDING)
EQUIPMENT AND DATA RECORDING EVALUATION)
EQUIPMENT)
)
ATTORNEY DOCKET NO. HIRA.0140)

Honorable Assistant Commissioner
for Patents
Washington, D.C. 20231

**REQUEST FOR PRIORITY
UNDER 35 U.S.C. § 119
AND THE INTERNATIONAL CONVENTION**

Sir:

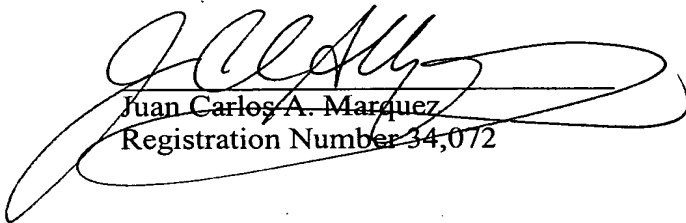
In the matter of the above-captioned application for a United States patent, notice is hereby given that the Applicant claims the priority date of November 7, 2003, the filing date of the corresponding Japanese patent application 2003-378857.

A certified copy of Japanese patent application 2003-378857 is being submitted herewith. Acknowledgment of receipt of the certified copy is respectfully requested in due course.

Respectfully submitted,

Stanley P. Fisher
Registration Number 24,344

REED SMITH LLP
3110 Fairview Park Drive
Suite 1400
Falls Church, Virginia 22042
(703) 641-4200
February 9, 2004



Juan Carlos A. Marquez
Registration Number 34,072

(Translation)

PATENT OFFICE
JAPANESE GOVERNMENT

This is to certify that the annexed is a true copy of the following application as filed with this Office.

Date of Application: November 7, 2003

Application Number: Japanese Patent Application
No. 2003-378857

Applicant(s): Hitachi, Ltd.
Hitachi-LG Data Storage, Inc.

December 19, 2003

Commissioner,
Patent Office

Yasuo IMAI (seal)

Certificate No. 2003-3105868

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年11月7日
Date of Application:

出願番号 特願2003-378857
Application Number:

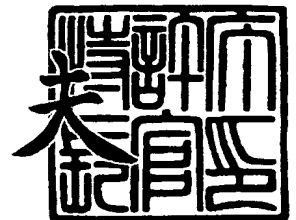
[ST. 10/C]: [JP 2003-378857]

出願人 株式会社日立製作所
Applicant(s): 株式会社日立エルジーデータストレージ

2003年12月19日

特許庁長官
Commissioner,
Japan Patent Office

今井 康



出証番号 出証特2003-3105868

【書類名】 特許願
【整理番号】 H300912
【提出日】 平成15年11月 7日
【あて先】 特許庁長官 殿
【国際特許分類】 G11B 20/10
【発明者】
 【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社 日立製作
 所 研究開発本部内
 【氏名】 渡辺 康一
【発明者】
 【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社 日立製作
 所 研究開発本部内
 【氏名】 峯邑 浩行
【特許出願人】
 【識別番号】 000005108
 【氏名又は名称】 株式会社 日立製作所
【特許出願人】
 【識別番号】 501009849
 【氏名又は名称】 株式会社 日立エルジーデータストレージ
【代理人】
 【識別番号】 100091096
 【弁理士】
 【氏名又は名称】 平木 祐輔
【手数料の表示】
 【予納台帳番号】 015244
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1

【書類名】 特許請求の範囲**【請求項 1】**

情報記録媒体に対し光もしくは磁気を用いて情報を記録する情報記録方法において、
m個のデータビットが入力されてn個 ($m > n \geq 2$) のデータビットを出力する多重化回路 (以下、m：nマルチプレクサという) に入力信号としてm個のデータビットを入力するステップと、

前記m：nマルチプレクサから前記入力信号より高速化されたn個のデータビットを出力するステップと、

前記n個のデータビットを用いて情報を記録するステップと
を含むことを特徴とする情報記録方法。

【請求項 2】

請求項 1 記載の情報記録方法において、前記n個のデータビットを用いてマルチパルス
を形成することを特徴とする情報記録方法。

【請求項 3】

請求項 1 記載の情報記録方法において、前記n個のデータビットを用いて多値記録を行
うことを特徴とする情報記録方法。

【請求項 4】

請求項 1 記載の情報記録方法において、m個の入力データビットをn個の出力データ
ビットに多重化するために使うクロックを1つの発生源を元に得ることによりn個の出力デ
ータビットに同期をかけることを特徴とする情報記録方法。

【請求項 5】

請求項 4 記載の情報記録方法において、前記m：nマルチプレクサのn個の出力データ
速度が入力データ速度の通倍速度であり、n個それぞれ任意に選択できることを特徴とす
る情報記録方法。

【請求項 6】

記録データを符号化する符号化回路と、

前記符号化回路の出力が入力されm本のパルス信号を出力する記録パルス整形回路と、

前記記録パルス整形回路から出力されたm本のパルス信号を多重化してn本 ($m > n \geq 2$) のパルス信号を出力するm：nマルチプレクサと、

前記m：nマルチプレクサのn本の出力により駆動されるレーザ駆動回路と、

前記レーザ駆動回路の出力によって駆動されるレーザ光源と
を含むことを特徴とする情報記録装置。

【請求項 7】

請求項 6 記載の情報記録装置において、前記レーザ駆動回路はライトストラテジに適合
したマルチパルスを出力することを特徴とする情報記録装置。

【請求項 8】

請求項 6 記載の情報記録装置において、前記m：nマルチプレクサはクロック分周回路
を有し、前記記録パルス整形回路は前記クロック分周回路から発生されたクロックを同期
信号として用いることを特徴とする情報記録装置。

【請求項 9】

請求項 6 記載の情報記録装置において、前記m：nマルチプレクサはクロック通倍回路
を有し、前記記録パルス整形回路から出力されたクロックを前記クロック通倍回路によっ
て通倍して得たクロックを信号多重化のための同期信号として用いることを特徴とする情
報記録装置。

【請求項 10】

請求項 6 記載の情報記録装置において、前記m：nマルチプレクサのn個の出力振幅を
それぞれ可変する振幅調整回路を有することを特徴とする情報記録装置。

【請求項 11】

請求項 6 記載の情報記録装置において、前記m：nマルチプレクサのn個の出力遅延量
をそれぞれ可変する遅延量調整回路を有することを特徴とする情報記録装置。

【請求項 12】

請求項 6 記載の情報記録装置において、更に、前記 $m:n$ マルチプレクサの n 本の出力レベルをそれぞれ調整する複数のレベルコンバータと、

前記複数のレベルコンバータの出力を合成して多値レベル信号を発生するミキサーとを有することを特徴とする情報記録装置。

【請求項 13】

請求項 6 記載の情報記録装置において、更に、記録磁界極性反転回路を有し、前記記録磁界極性反転回路によって、前記レーザ光源から出射される光パルスと同期して、磁界を反転させることを特徴とする情報記録装置。

【請求項 14】

テストデータを符号化する符号化回路と、

前記符号化回路の出力が入力され m 本のパルス信号を出力する記録パルス整形回路と、

前記記録パルス整形回路から出力された m 本のパルス信号を多重化して n 本 ($m > n \geq 2$) のパルス信号を出力する $m:n$ マルチプレクサと、

前記 $m:n$ マルチプレクサの n 本の出力により駆動されるレーザ駆動回路と、

前記レーザ駆動回路の出力によって駆動されるレーザ光源と、

前記テストデータを用いて、動作を制御する制御回路ユニットとを含むことを特徴とする評価装置。

【請求項 15】

請求項 14 記載の評価装置において、前記制御回路ユニットは、記録/再生パワー制御基板、サーボ基板、スピンドル制御基板、トラックジャンプ基板、アドレスデコード基板、PLL/等化基板を含むことを特徴とする評価装置。

【請求項 16】

請求項 14 記載の評価装置において、更に、前記制御回路ユニットを制御する制御器を有することを特徴とする評価装置。

【書類名】明細書

【発明の名称】情報記録方法、情報記録装置及び評価装置

【技術分野】

【0001】

本発明は、情報記録媒体に対する情報記録の際に多値レベル化及びマルチパルス化された光変調波形を駆動・制御するCD-Rドライブ装置、CD-RWドライブ装置、DVD-Rドライブ装置、DVD-RWドライブ装置、DVD-RAMドライブ装置、Blu-rayドライブ装置等の記録用光ディスク装置や評価装置の高速パルス生成に関する。

【0002】

また本発明は、磁気記録分野において記録を行うための基準クロックに同期したレーザ光パルス照射して情報記録媒体を非連続的に加熱しつつ、記録情報に応じて極性を反転させた磁界を該基準クロックに同期して印加することにより情報を記録する情報記録方法における高速パルス生成に関する。

【背景技術】

【0003】

記録用光ディスク装置は、大容量化が進むと共に記録速度の増大も急務である。光ディスク（情報記録媒体）にレーザ光の光変調によって情報の記録を行う光ディスクドライブ装置においては、1ビームオーバーライト技術や高密度化のための記録マーク形状制御のため、光変調波形をマルチパルス化、多値レベル化して制御する技術が必須になっている。また、高速記録及び高密度記録のためには、今後更にデータ転送速度の高速化やパルス分割幅の細分化、更にパワーのレベル数の増加が要求されることになる。

【0004】

例えば、DVD-RWに利用されるライトストラテジ技術は、図2のライトストラテジに示されるように3種類のパワーレベルを持つ複数のレーザパルスを利用する。3種類のパワーレベルは、高いレベルから順に、ライトパワー P_w 、イレイズパワー P_e 、リードパワー P_b である。上記のライトパワー P_w のレーザ光で光ディスクを照射すると、光ディスクの記録膜が溶融される。その後、急冷すると、光ディスクはアモルファス状態（非晶質状態）となり、光の反射率が低くなる。これが記録マークとして利用される。また、イレイズパワー P_e のレーザ光で光ディスクを照射すると、光ディスクの記録膜は結晶状態にされる。レーザ光照射前に非晶質状態であった光ディスク部分は結晶状態になり、元々結晶状態であった光ディスク部分は、そのまま結晶状態に留まる。これにより、記録マークを消去できる。リードパワー P_b のレーザ光は、光ディスクに記録された情報信号の読み取りに用いられる。

【0005】

記録時、ライトストラテジ1組で媒体に記録マークを書き込むため、記録マークエッジの精度を高めるためには、ライトストラテジの最初と最後の位置の時間精度が重要となる。また高速記録にともなうパルス分割の細分化やパワーレベル数の増加は、高速による時間精度と、複数個のデータの同期という2つの観点から難しくなる。従来までの必要クロック周波数は2～3GHzであり、ライトパルスの時間精度は、図3に示すように固定遅延線16-1, 16-2, …を複数用いるか、細かいステップで刻まれた多段遅延ブロックの目的の位置に近いタップからの出力を用いて、パルスのスタート時間とストップ時間を決めることで確保し、上記のライトパルスが生成されている。特開平6-243589号公報にはPLLからのクロックを遅延させてクロックを形成する技術が記載されている。また、データ通信分野では、特開2003-152728号公報に記載されているように、マルチプレクサを用いたパラレル-シリアル変換技術が用いられている。

【特許文献1】特開平6-243589号公報

【特許文献2】特開2003-152728号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

図2に示す記録データのビット周期 T に対して幅 T_{pw} 、 T_{pb} などを一定の比率で表される位置に制御する従来方法は、固定遅延線を複数用いるか、細かいステップで刻まれた多段遅延ブロックの目的の位置に近いタップからの出力を用いてパルスのスタート時間とストップ時間を決めて、ライトパルスを生成している。特にパルスエッジの揺らぎは、読み取り時のジッタに大きく影響するため、今後進む高速記録ではさらなる時間精度が必要とされる。しかし、従来方法では温度特性、遅延線のバラツキなどによる影響を直接受けるため、 T の長さが何段分に相当するか測定するキャリブレーションを行ったとしても、数100ps以下の時間精度を保つことは困難である。

【0007】

また、高速記録に対して通倍速記録対応（例えば1倍～10倍等）が今後予想されるが、線速度の変化に応じて、ライトパルスも追従することが望ましい。しかし、前述の多段遅延ブロックを使用して、速度に対応して遅延量を切り替えるという方法もあるが、高速になり、周期が短くなるに従い、周期に対する波形のジッタ量（時間軸上の揺らぎ）が大きくなる。更に、今後、ディスクの回転数を一定とすることで、スピンドルモータを小型化できるというメリットを持つCAV（Constant Angular Velocity）記録、ZCAV（Zone Constant Angular Velocity）記録なども光ディスクの分野で用いられるが、線速度はディスク半径位置に応じて変わるため、ライトパルスも線速度に追従することが望ましい。この場合も、前述の多段遅延ブロックを使用して、ディスク半径位置に応じて遅延量を切り替えるという方法が考えられるが、やはり、数100ps以下の時間精度を保つことは困難である。

【0008】

本発明は以上の点を考慮し、高い周波数のクロックを用いて、ディスク回転ムラや線速度の変化に適応的に追従してライトパルスを生成して情報信号を記録し得る情報記録装置及び情報記録方法を提供することを目的とする。

【課題を解決するための手段】

【0009】

高速技術という観点からすると、光通信分野では、現在時分割多重（TDM：Time Division Multiplexing）の40Gbit/sシステムが導入間近であり、40Gbit/sの高速技術が確立している。この高速システムにおいては、パラレルーシリアル変換回路であるマルチプレクサ（Multiplexer：通称MUX）がデータの転送速度を上げる回路として用いられている。例として、4：1マルチプレクサのブロック図を図4に示す。

【0010】

図4の回路は、2.5Gbit/sのデータ4本を10Gbit/sのデータ1本に変換する回路である。具体的には、2つの2：1マルチプレクサ18-1、18-2によって2.5Gbit/sのデータ2本ずつを多重化して5Gbit/sのデータに変換し、更にその5Gbit/sのデータ2本を2：1マルチプレクサ18-3によって多重化して10Gbit/sのデータ1本に変換する。2：1マルチプレクサ18-3で用いる5GHzのクロックは10GHzのクロックをクロック2分周回路19-2で分周して発生し、2：1マルチプレクサ18-1、18-2で用いる2.5GHzのクロックはクロック2分周回路19-2から発生された5GHzのクロックをクロック2分周回路19-1で更に分周して発生する。この回路は図5に示す2：1マルチプレクサを基本として構成されており、2：1マルチプレクサを複数用いることにより4：1マルチプレクサの他にも8：1マルチプレクサ、16：1マルチプレクサ等が構成でき、光通信で用いられている。

【0011】

この基本となる2：1マルチプレクサの中でパラレルーシリアル変換の主要部は2：1のセクタ部（図5中の2：1SEL）21であるため、セクタ部の動作を図6に示したセクタのタイミングチャートを使って説明する。DIN1/DIN2がデータ入力信号、CINがクロック入力信号であり、クロックCINはデータDIN1/DIN2のタイムスロットの中央にくることが理想状態である。2：1セクタ部21はCIN=HのときDIN1を、CIN=LのときDIN2を選択し出力する回路であり、図6のタイミングチャートにあるように、出力OU

Tは、この動作により2つの入力データDIN1, DIN2を1つに多重化し、データ速度も2倍となる。よってこのマルチプレクサ回路は、パラレルの低速信号を回路内において線路長による遅延とD-F F (delayed flip flop) 回路20において数psオーダーで遅延量を制御し、2:1セクタ部21でクロックを用いてパラレル-シリアル変換し、高速化する機能を集積したものである。またマルチプレクサ回路では、入力された信号や出力する信号をクロック信号によって同期を確保し波形の整形も行う。本発明では、光通信分野でパラレル-シリアル変換のために用いられるマルチプレクサを使って高速パルス発生を行うことを考えた。

【0012】

この方式を使えば、40 Gbit/sでの転送レートに用いられる40 GHzのクロック精度は25 psが可能となる。しかしながら光ディスクの分野では、マルチパルスのため複数のデータを同期のとれた状態で取り出す必要がある。複数のデータ出力のためには、複数のマルチプレクサを用いることが考えられる。このとき複数のマルチプレクサの同期や複数のデータのタイミング合わせが難しくなる。そこで、通常m:1でm個の入力を1つの出力にまで多重化させるマルチプレクサの構成を、入力m個に対して出力データの個数をn個とする。その際、n個の出力データまで多重するために使うクロックは1つの発生源を元にするることにより、容易にn個のデータの同期を確保できる。

【0013】

図1は、本発明による高速パルス発生器を用いた情報記録装置の構成例を示す図である。符号化データを記録パルス整形回路10に通してm個のパラレルデータに変換し、そのm個のデータをm:nマルチプレクサ11に通してn個の出力に変換する。m:nマルチプレクサ11のn個の出力は、LD駆動回路15に設けられた記録電流 I_1 , I_2 , ..., I_n を発生する電流源13-1, 13-2, ..., 13-nに接続されたスイッチ14-1, 14-2, ..., 14-nの制御のために用いられる。

【0014】

通常m:1(入力がm、出力が1つ)のマルチプレクサの出力をn個にしてm:nマルチプレクサとし、マルチパルス発生に用いる。このときm:nマルチプレクサIC内は内部のクロックで同期がとれ、データタイミングも同時に動作を始めるため、問題なく動作する。更にn個の出力線路の距離精度が高いため、m:nマルチプレクサのn個の出力遅延量は一致しており、次へのデータ受け渡しが容易になる。このときn個の出力の転送レートは1つに限らず、用途によっては転送レートを変えても良い。

【0015】

また、このm:nマルチプレクサ内にクロック通倍機能を備えることにより、m:nマルチプレクサの入力データに用いた低速クロックを通倍して高速クロックを生成する。この高速クロックによって多重化やラッチをかけることにより、パルスの位置精度を高めることができる。このとき外部からの入力には低速クロックしか用いないため、高速クロックを外部で扱うことなく、高精度のパルスが発生できる。更に、再生時にはマルチプレクサ内で必要とするクロックを外部に出力することにより、レーザダイオードの低雑音化のための高周波重畳に用いることができる。このn個の同期した高速パルスを用いて各電流源13-1, 13-2, ..., 13-nのスイッチ14-1, 14-2, ..., 14-nを制御することで、電流量によって光出力が変化するレーザダイオード12の電流量を調整し、光の高速マルチパルスが発生できる。

【0016】

本発明のパルス発生方式は、固定遅延線を用いてクロック精度を保つことが困難であると考えられる、毎秒100 Mビット以上転送速度の光ディスクストレージシステムもしくは光磁気ディスクシステム等に好適である。

【発明の効果】

【0017】

本発明によると、光ディスクもしくは光アシスト磁気ディスクなどマルチパルスや多値信号を用いる情報記録において、n個のデータを同期した状態で高速パルスを高精度に発

生できる。

【発明を実施するための最良の形態】

【0018】

以下、図面を参照して本発明の実施の形態を説明する。

[実施例1]

図7～図9を用いて、4:2マルチプレクサをマルチパルスに適用した実施例を説明する。図7(a)は記録信号が光ディスクへ書き込まれるまでの処理の流れを示す概略図、図7(b)はパルス整形回路の概略図、図8は本発明による4:2マルチプレクサの一例を示す概略図、図9はマルチパルス合成の一例を示す説明図である。

【0019】

図7(a)に示すように、入力データ(記録データ)22を符号化回路23で符号化し、記録パルス整形回路10でその符号化した信号を光ディスク24上に書き込むためのストラテジーを形成する信号に変換する。このときの変換信号は多重化することを考慮した信号であり、Din1～Din4までの4個のデータ列を1～4の順番に直列接続したときに4:2マルチプレクサ11に入力し2つの信号が出力される。この信号がレーザダイオード駆動回路15に入力され、レーザダイオード12を駆動してマルチパルス信号光が出力される。

【0020】

図7(b)により、パルス整形回路10の一例を説明する。パルス整形回路10は、まず符号化したデータを符号化分配回路25において4チャンネル信号に変換する。この信号でマーク長記録方式の各マークのストラテジーに対応パルスの組み合わせを予め記憶している4チャンネルメモリ26に指令を送り、4チャンネルパルス発生器27より、4:2マルチプレクサ11の入力Din1, Din2, Din3, Din4に入力すべきパルス列を出力する。

【0021】

具体例として図8にあるように、符号化信号として011110というようなマーク長4Tの信号をディスクに書き込む場合を考える。この場合、図9の最下段に示すような4T書き込み用ストラテジーにするため、図8に示すように記録パルス整形回路10は、4:2マルチプレクサの入力に、Din1に011110、Din2に000000、Din3に100001、Din4に100001となるように信号を分配する。4:2マルチプレクサではDin1とDin2を多重化することによりDout1には001010101000が出力され、Din3とDin4を多重化することによりDout2には110000000011が出力される。この時、出力Dout1, Dout2は入力Din1～Din4より2倍高速なデータ信号であり、パルス位置精度も2倍高くなる。

【0022】

この2つの出力信号によって図8に示すような光ディスク記録用のレーザ駆動回路構成で、2個の電流源13-1, 13-2のスイッチ14-1, 14-2をオン・オフする。そして図9に示すように基本電流I_bにI_w*とI_e*を加算して、その加算電流パルスでレーザダイオード12を駆動し、所望の4Tストラテジー用マルチパルスを形成する。この信号でレーザダイオード12を駆動することにより光出力でストラテジーとなり、光ディスク24に照射することで所望の信号(ここでは4Tマーク)が光ディスク24に記録される。

【0023】

これらを実現する必要条件は、2個の出力データDout1, Dout2は同期していること、更にパルス発生からの遅延量がそろっていることである。これに対し、4:2マルチプレクサ11の2個の出力データはクロック源が同一であれば同期がとれており、2個の出力線路長を同じにすることにより、遅延量は出力で一定となる。またm:nマルチプレクサとして考えると、入力信号は出力信号に対してn/m低速なデータビットですむため、データ入力インターフェイスは低速データでロス量やクロストーク量も少なく、実装等が容易である。また、mを大きくすることにより、入力データの並列数は増えるが、更に低速なデータ入力が可能となる。

【0024】

[実施例 2]

4:2 マルチプレクサを多値化に適用した実施例について説明する。図 10 (a) は多値信号生成の構成例を示した概略図であり、図 10 (b) は 4 値の多値信号合成の一例を示す信号波形図である。

【0025】

実施例 1 では信号自体は 2 値であったが、本実施例では信号自体が 3 値以上の高速多値信号出力を可能とする。図 10 (a) に示すように、入力データを符号化し、その符号化した信号をディスク上に書き込むための多値信号に変換する。このときの変換信号は多重化することを考慮した信号であり、4:2 マルチプレクサ 11 に入れて 2 つの信号 Dout1, Dout2 を出力する。この 2 個の同期がとれ遅延量がそろった出力データ Dout1, Dout2 をそれぞれレベルコンバータ 28-1, 28-2 でレベル変換した後、ミキサー 29 で合成する。この合成データが電気の多値信号となる。これにより高速振幅多値信号発生が可能となる。

【0026】

2 値信号 2 つから 4 値信号の作成例について説明する。2 値信号 2 つの組み合わせ (0, 0) を多値の 0、(1, 0) を多値の 1、(0, 1) を多値の 2、(1, 1) を多値の 3 とするような 2 値から 4 値への変換に、4:2 マルチプレクサ 11 を用いた具体的例を示す。4:2 マルチプレクサ 11 に、Din1 に 0101、Din2 に 0011、Din3 に 0100、Din4 に 0100 と 4 つの並列信号が入力された場合を考える。Dout1 は Din1 と Din2 が多重化されて 0010011 となり、Dout2 は Din3 と Din4 が多重化されて 00110000 となる。このとき Dout1, Dout2 のデータ速度は Din1~Din4 のデータ速度の 2 倍と高速化している。

【0027】

Dout1 をレベルコンバータ 28-1 でレベル変換して A 信号とし、Dout2 をレベルコンバータ 28-2 でレベル変換して B 信号とする。図 10 (b) に示すように、A 信号は振幅単位 1 の 2 値信号であり、B 信号は振幅単位 2 の 2 値信号である。A 信号と B 信号をミキサー 29 で合成することにより、00320111 という 0, 1, 2, 3 の 4 値の信号を発生できる。本実施例では 4 値としたが、多値信号としては m:n マルチプレクサの出力 n を増やすことによりさらなる多値信号生成を行うことができる。本実施例によると、このように高速な多値データを簡易な構成で実現できる。

【0028】

[実施例 3]

図 11 と図 12 により、m:n マルチプレクサの n 個の出力データ速度が入力データ速度の n 倍速度であり、n 個それぞれの出力データ速度が異なる実施例を説明する。図 11 はライトストラテジ (4 値) の一例を示す図であり、図 12 は本発明による m:n マルチプレクサの一例を示す概略図である。

【0029】

図 11 に示すようなストラテジが必要となった場合、エッジ記録のため、記録マークエッジ位置に関わる P_e と P_{w1} に要求される位置精度は高いが、ストラテジ内の P_{w2} の位置精度は P_e や P_{w1} ほど高くなくともよい。このような要請に応えることのできる m:n マルチプレクサの構成例を図 12 に示す。

【0030】

具体例として、図 11 の最下段に示すような 4 T の書き込み用ストラテジを作ること考える。図 12 に示すように、10:3 マルチプレクサ 51 の入力にはすべて 2.5 Gbit/s のデータ速度で Din1 に 000、Din2 に 000、Din3 に 100、Din4 に 000、Din5 に 010、Din6 に 010、Din7 に 110、Din8 に 110、Din9 に 111、Din10 に 111 となるように信号を分配する。10:3 マルチプレクサ 51 では、Din1~Din4 を多重化することにより、Dout1 にはデータ速度 10 Gbit/s で 001100000000 が出力され、Din5 と Din6 を多重化することにより、Dout2 にはデータ速度 5 Gbit/s で 001100 が出力される。これは 10 Gbit/s に換算すると、周期が 1/2 なので信号は 2 倍になるため 000011110000 となる。また、Din7~Din10 を多重化することにより、Dout3 にはデータ速度 10 Gbit/s で 110000000011 が出力される。このとき

Dout1 (P e に対応) およびDout3 (P w 1 に対応) は10GHzのクロック精度で出力されるが、Dout2 (P w 2 に対応) は5GHzのクロック精度で出力されることになる。これを合成することにより所望のストラテジーを作製する。

【0031】

このようにマルチパルスのレベルが増加した場合には、エッジを決める2つのパルスだけ最高クロック精度のパルス発生回路構成にして、その他は許される範囲でクロック精度を落とした構成にして回路規模を縮小し、低消費電力化を図ることができる。また多値でもこのように出力数が増えた場合、必要クロック精度に合わせてそれぞれのクロック周波数を選択でき、回路規模を縮小し、低消費電力化を図ることができる。

【0032】

[実施例4]

図13は、m:nマルチプレクサ内にクロック分周機能を備えた実施例を示す図である。本実施例では、データ速度2.5Gbit/sの入力8本をデータ速度10Gbit/sの出力2本に多重化する8:2マルチプレクサを例として説明する。

【0033】

2.5Gbit/sの入力信号を10Gbit/sに転送レートを上げて出力するには、2.5GHz、5GHz、10GHzのクロックが必要となる。m:nマルチプレクサ52にクロック2分周回路19を2個設置してクロック分周機能を備えることにより、m:nマルチプレクサ52に入力した10GHzクロックを分周して5GHzクロック及び2.5GHzクロックをm:nマルチプレクサ内部に作り出す。この低速化された2.5GHzクロックをm:nマルチプレクサ52から出力し、記録パルス整形回路10へ入力する。記録パルス整形回路10において、この2.5GHzクロックを用いてm:nマルチプレクサ52へ入力する並列データを生成することにより、データの同期を確保する。

【0034】

また、光ディスクのN倍速記録は、m:nマルチプレクサ52へ入力するクロック周波数を変えることで対応できる。すなわち、入力するクロック周波数を変えることでm:nマルチプレクサ52の動作はそのクロック周波数に対応し、m:nマルチプレクサ52から出力する分周クロックも対応して変化するため、記録パルス整形回路10も対応動作ができ、N倍速記録が可能になる。

【0035】

[実施例5]

図14は、m:nマルチプレクサ内にクロック通倍機能を備えた実施例を示す図である。本実施例では、データ速度2.5Gbit/sの入力8本をデータ速度10Gbit/sの出力2本に多重化する8:2マルチプレクサを例として説明する。

【0036】

本実施例においても、実施例4と同様に2.5GHz、5GHz、10GHzのクロックが必要となる。m:nマルチプレクサ53にクロック2通倍回路30-1、30-2を設置してクロック通倍機能を備えることにより、記録パルス整形回路10で2.5Gbit/sの並列データ生成に用いた2.5GHzクロックを通倍して5GHz及び10GHzの高速クロックを生成する。この高速クロックによって多重化やラッチをかけることにより、パルスの位置精度を高めることができる。このとき外部からの入力には低速クロックしか用いないため、高速クロックを外部で用いることなくパルスの位置精度を上げることができる。

【0037】

また、実施例4と同様に、光ディスクのN倍速記録は、記録パルス整形回路10でm個の入力データ生成に用いたクロック周波数を変えることで実現できる。すなわち、記録パルス整形回路10でデータ生成に用いたクロック周波数を変えることにより、m:nマルチプレクサ53の動作クロックもそれに対応して変化するため、N倍速記録が可能になる。

【0038】

[実施例 6]

m : n マルチプレクサのクロック逡倍もしくは分周出力を高周波重畳に用いた実施例を図 16 に示す。特開 2003-123252 号公報にもあるように再生時に、APC (Auto Power Control) によって制御される電流によってレーザダイオード (LD) は再生パワーレベルとして発振する。高周波重畳回路はこの再生時にレーザダイオードに起因するモードホッピング雑音や戻り光誘起雑音を低減するために設けてあり、記録／消去時にはレーザの寿命の観点から高周波重畳を休止することもある。通常、図 15 に示すように、この高周波重畳のため専用の高周波重畳回路 32 を必要とする。

【0039】

本実施例では、図 16 に示すように、m : n マルチプレクサ 11 内のパルス発生に用いる分周回路もしくは逡倍回路からのクロックを任意に選択し出力することにより、高周波重畳専用回路を設けることなく高周波重畳が可能となる。このとき、再生／記録／消去時に高周波重畳の ON/OFF を選択できるようにするために、分周回路もしくは逡倍回路の電源とマルチプレクサ部分の電源は分離してもよい。

【0040】

[実施例 7]

m : n マルチプレクサの出力振幅を可変とする実施例を図 17 に示す。LSI のトレンドのひとつとして、デジタル・アナログ混在回路により高集積・高機能化が図られている。一般にマルチプレクサはデジタル回路であるが、図 17 (a) に示すように、m : n マルチプレクサ 11 の出力にアナログ回路であるアンプ回路 33-1, ..., 33-n を付加する。この構成により m : n マルチプレクサの n 本の出力の振幅を可変にすることができる。

【0041】

この m : n マルチプレクサを用いると、その先に接続されるレーザ駆動回路 15 の構成を変更できる。具体的には図 17 (b) に示すように、電圧-電流変換回路 34-1, ..., 34-n を駆動回路とする。これは、異なる電圧で n 個のデータを受け取ることにより、線形範囲で電流に変換することにより電圧の差がそのまま電流の差となるレーザ駆動回路の構成である。この電流差によってレーザダイオード 12 から発生されるレーザ光の強度が変わるため、高速スイッチを必要としない駆動回路構成が可能となる。

【0042】

[実施例 8]

m : n マルチプレクサの n 個のデータの遅延量を可変とする実施例を図 18 に示す。図 18 (a) に示すように、m : n マルチプレクサ 11 の出力にそれぞれに電気信号を与えることにより位相を変えられるフェイズシフト回路 (移相器) 35-1, ..., 35-n を付加する。この構成により m : n マルチプレクサの n 本の出力の位相を可変にすることができる。

【0043】

m : n マルチプレクサの n 本の出力の位相が可変となった場合、駆動回路までの距離の制約を緩和できる。図 18 (b) に示すように、次段に接続される駆動回路 15 までの距離が L1 から Ln のように n 個の信号によって異なる場合、n 個のデータの遅延量は異なってしまう、マルチパルスや多値化した時、合成した信号に異常をきたす。特に高速で動作する場合には、この遅延量の相違は大きな問題となる。m : n マルチプレクサに出力データの遅延量の可変機能がある場合、配線や実装の問題などから n 本の出力データ線路の距離 L1 ~ Ln が違う場合でも、駆動回路 15 の入力での遅延量を合わせることができる。

【0044】

[実施例 9]

図 19 は本発明を光ディスク評価装置に適用した構成の一例を示すものである。光ヘッドユニット 36 は、レーザダイオード 12 を含む光学系、光ディスク 24 を高速で回転させることを可能とするエアースピンドル 37、X ステージ位置やステージ角度 θ ϕ を変え

るためXステージ38、 θ ϕ ステージ39等からなる。

【0045】

制御回路ユニット46は、テストデータを用いて動作を制御するものである。即ち、指令された記録/再生パワーになるように制御して光を発生させる記録/再生パワー制御基板40、サーボ調整を司るサーボ基板41、スピンドルモータを制御するスピンドル制御基板42、所望の位置の記録/再生を可能とするため、トラックジャンプを制御するトラックジャンプ基板43、再生信号を用いて光ディスク媒体上に記録されたコード情報やアドレス情報などを再生するアドレスデコード基板44、PLL(Phase Locked Loop)/等化基板45等からなる。さらに制御回路ユニット全体を制御する制御器47をもつ。

【0046】

この評価装置は、通常の光ディスク装置のようなスタンドアロンではなく、様々な調整や制御によって動作するシステムである。これにより様々な調整や制御による評価が可能となり、調整マージンなどが測定できる。

【0047】

また本発明を適用した場合は、入力データに関しては、テストデータを用いることにより高速化に対するマルチパルスのレベル数やパルス幅などストラテジーの最適化検討などに利用できる。

【0048】

[実施例10]

図20は、本発明を光磁気ディスクに適用した実施例を示す図である。図20(a)は、特開2001-229588号公報に記載されているような記録を行うための光磁気ディスクのタイミングチャートである。

【0049】

本実施例では、図20(a)に示すように、基準クロックに同期した光パルスを照射して磁性記録媒体を非連続的に加熱しつつ、基準クロックに同期して記録情報の符号に対応して極性の反転する磁界を印加することにより情報を記録する。図20(b)は、m:2マルチプレクサの出力で光照射および磁界印加を制御する回路の概略図である。なお、図中、符号37は記録磁界極性反転回路である。このような光パルスと磁気変調の同期に関しても、今まで述べてきたことと同様に高速が進むにつれ、クロック精度と同期動作の両立が必要となるため、本発明の適用が効果的である。

【0050】

以上、実施例によって本発明を説明したが、本発明はこれらに制限されるものではない。その他、種々の変更、改良、組み合わせが可能なのは自明であろう。

【図面の簡単な説明】

【0051】

【図1】 本発明による高速パルス発生器を用いた光記録装置の構成例を示す図。

【図2】 ライトストラテジー(3値の場合)の一例とこのストラテジーによって光記録媒体に形成される記録マークの例の説明図。

【図3】 従来の固定遅延線を用いて遅延量を調整する回路の概略図。

【図4】 従来の4:1マルチプレクサ(MUX)の構成例を示した概略図。

【図5】 従来の2:1マルチプレクサ(MUX)の構成例を示した概略図。

【図6】 2:1セレクタの動作原理を説明するタイミングチャート。

【図7】 記録信号が光ディスクへ書き込まれるまでの処理の流れを示す概略図(a)と記録パルス整形回路の一例を示す概略図(b)。

【図8】 4:2マルチプレクサを用いた光記録装置の構成例を示す図。

【図9】 マルチパルス合成の一例を示す説明図。

【図10】 本発明による多値信号生成の構成例を示す概略図。

【図11】 ライトストラテジ(4値)の一例を示す図。

【図12】 本発明によるm:nマルチプレクサの一例を示す概略図。

【図13】 本発明によるm:nマルチプレクサの一例を示す概略図。

【図 14】 本発明による $m:n$ マルチプレクサの一例を示す概略図。

【図 15】 従来の高周波重畳回路を備えた光記録装置の構成図。

【図 16】 本発明による $m:n$ マルチプレクサを用いた光記録装置の構成図。

【図 17】 本発明による $m:n$ マルチプレクサを用いた光記録装置の構成例を示す図。

【図 18】 本発明による $m:n$ マルチプレクサを用いた光記録装置の構成例を示す図。

【図 19】 本発明による $m:n$ マルチプレクサを用いた光ディスク評価装置の構成例を示す図。

【図 20】 本発明を光磁気ディスクに適用した例を示す図。

【符号の説明】

【0052】

MUX…マルチプレクサ回路（多重回路）

SEL…セレクト回路

LD…レーザダイオード

DFF…ディレイフリップフロップ

AMP…アンプ

PS…フェイズシフタ

10…記録パルス整形回路

11… $m:n$ マルチプレクサ

12…レーザダイオード

13…電流源

14…スイッチ

15…レーザ駆動回路

16…遅延線

17…位相比較器

18…2:1 マルチプレクサ

19…クロック 2 分周回路

20…ディレイフリップフロップ

21…2:1 セレクト

22…記録データ

23…符号化回路

24…光ディスク

25…符号分配回路

26…4 チャンネルメモリ

27…4 チャンネル出力パルス発生器

28…レベルコンバータ

29…ミキサー

30…クロック 2 通倍回路

31…APC (Auto Power Control) 制御回路

32…高周波重畳回路

33…アンプ

34…電圧—電流変換駆動回路

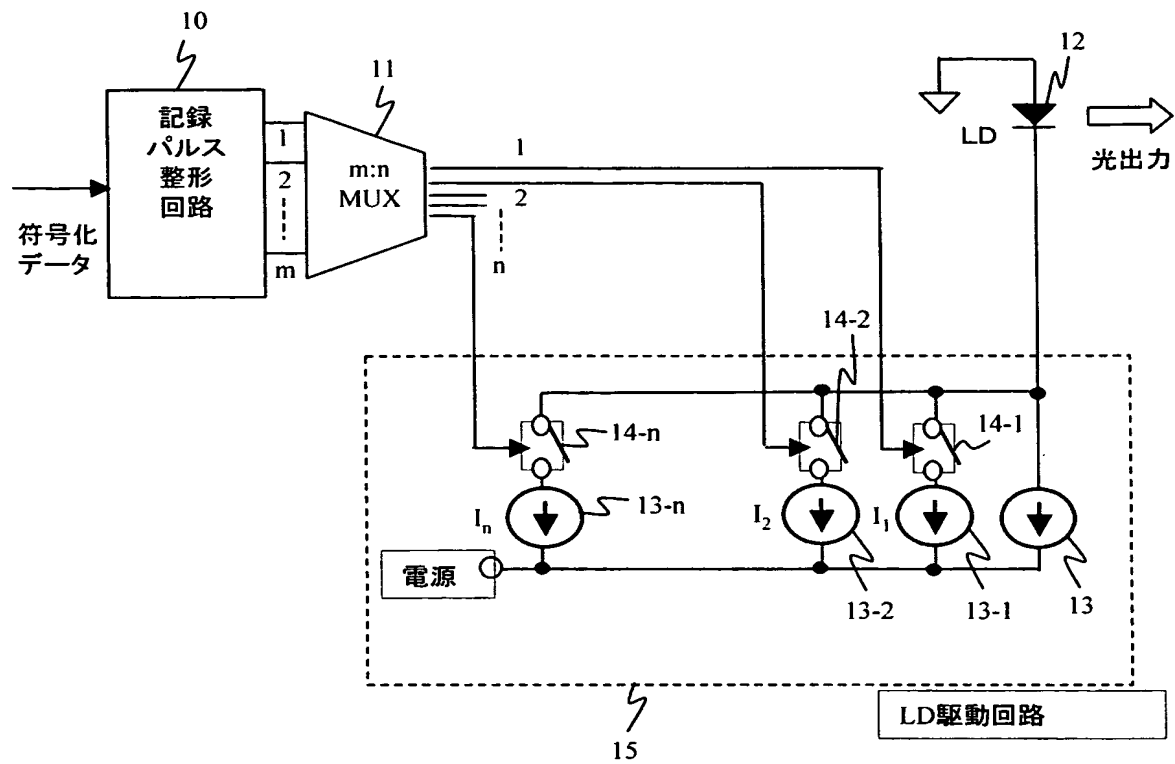
35…フェイズシフタ

36…ヘッドユニット

37…記録磁界極性反転回路

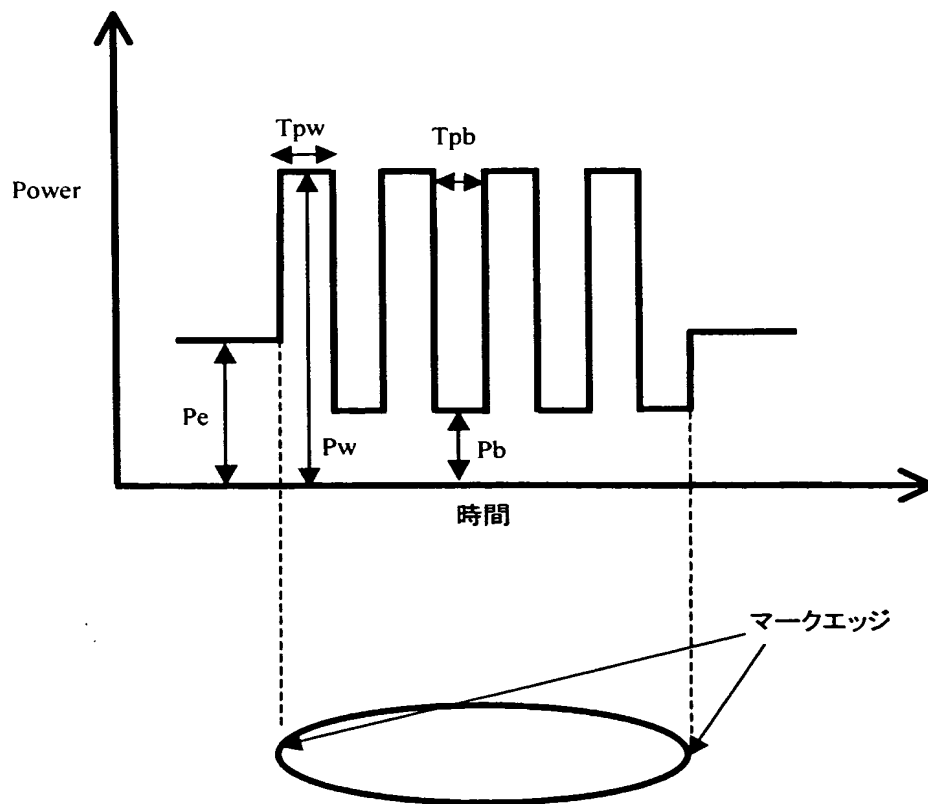
【書類名】 図面
【図 1】

図 1



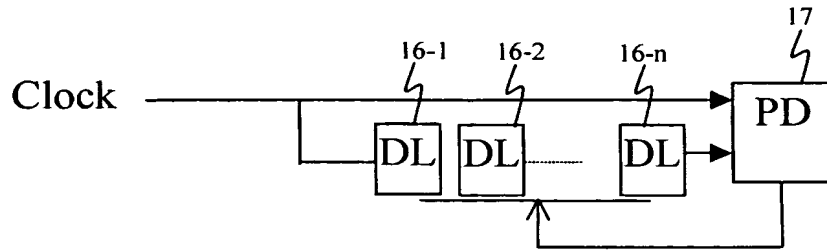
【図 2】

図 2



【図 3】

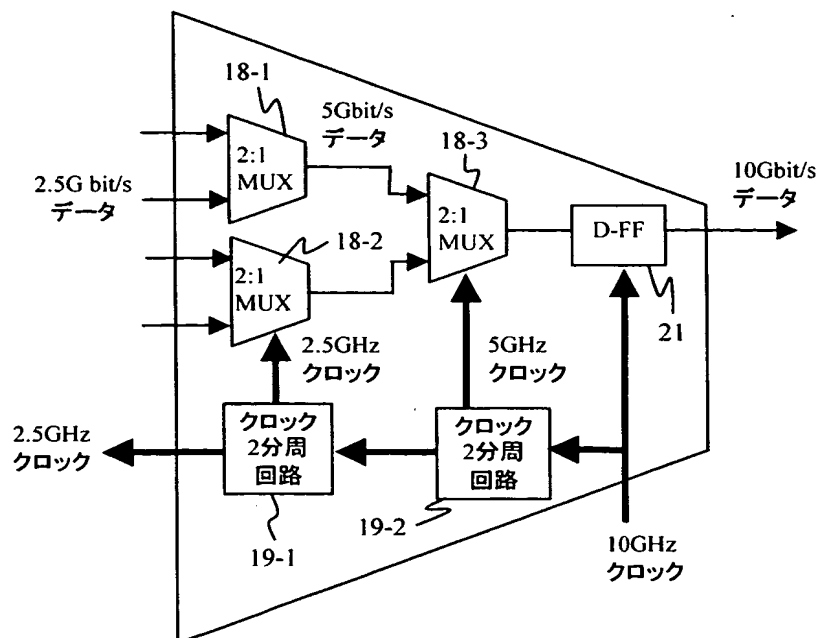
図 3



DL:ディレイライン PD:位相比較器

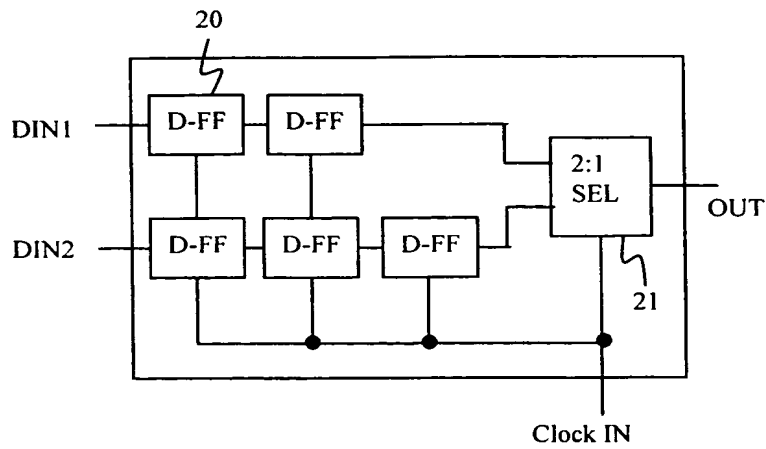
【図 4】

図 4



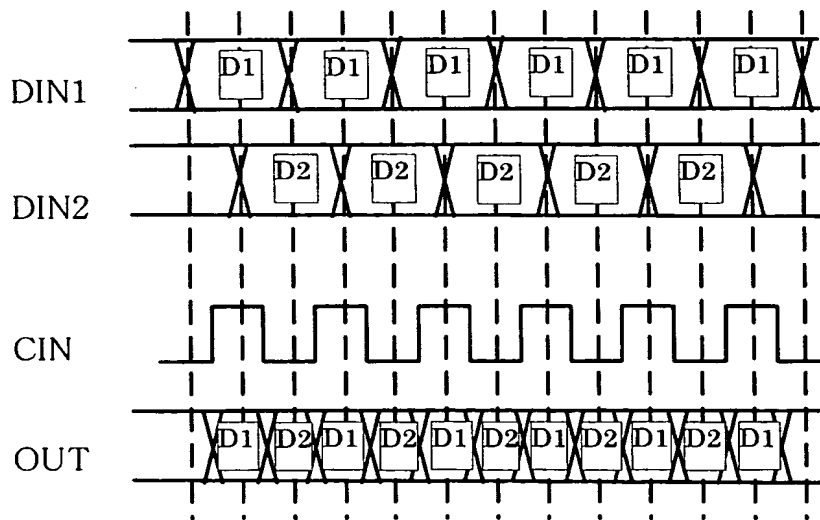
【図 5】

図 5



【図 6】

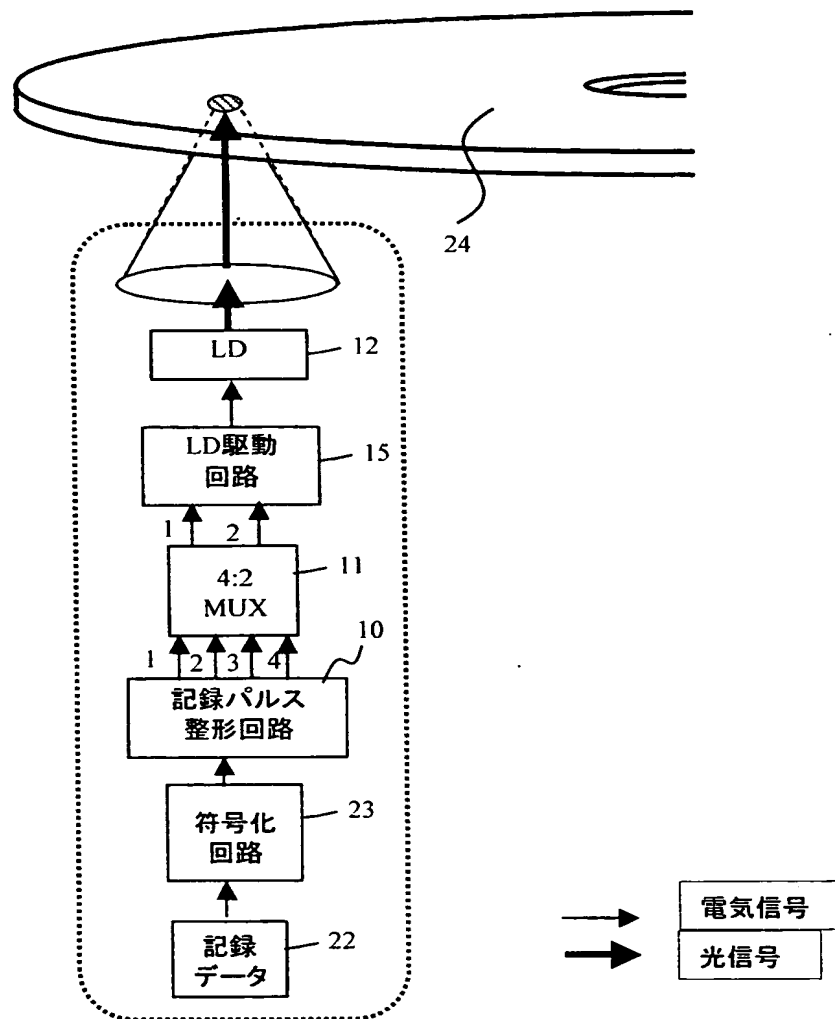
図 6



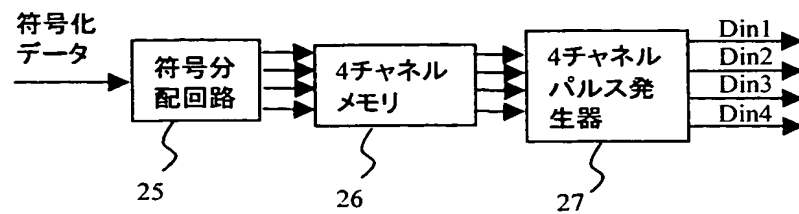
【図 7】

図 7

(a)



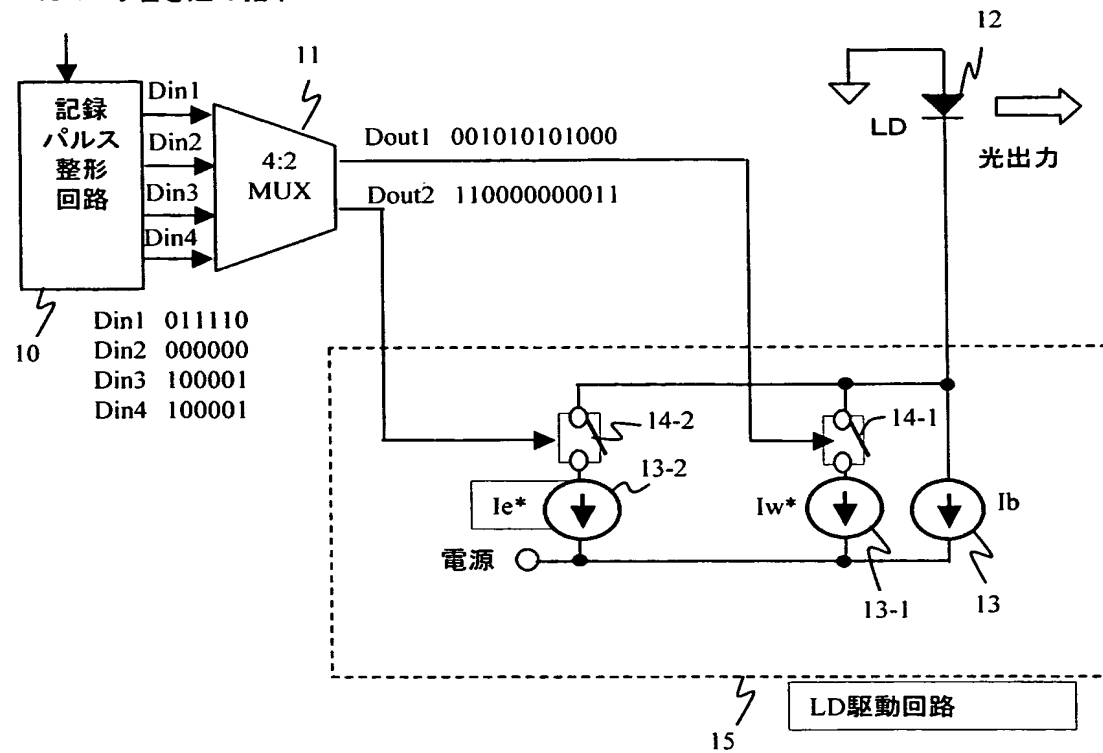
(b)



【図 8】

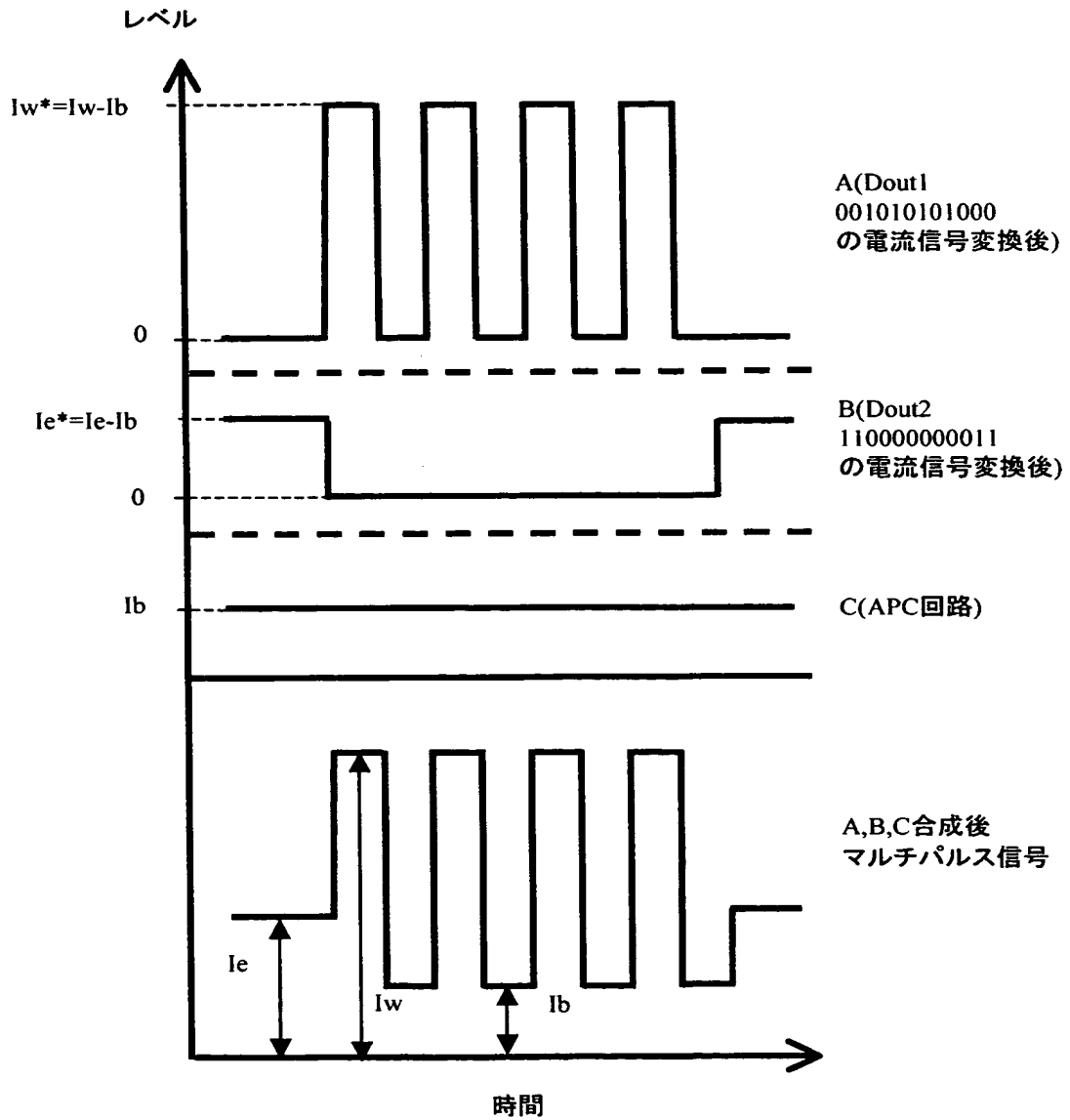
図 8

符号 011110
= 4Tマーク書き込み指令



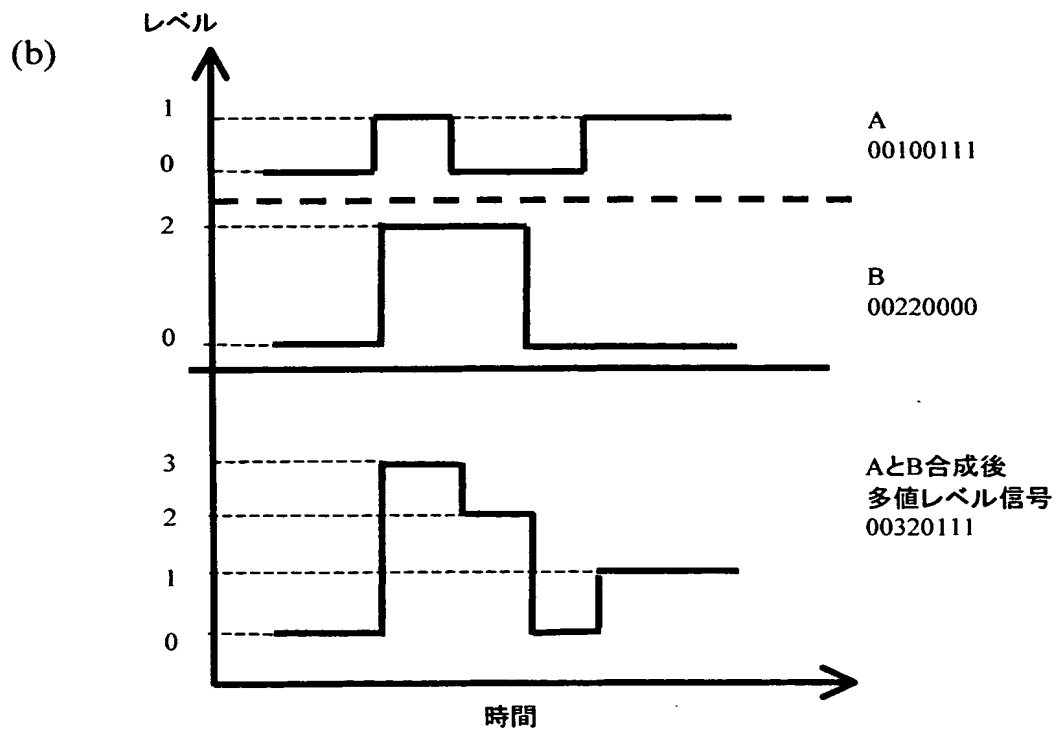
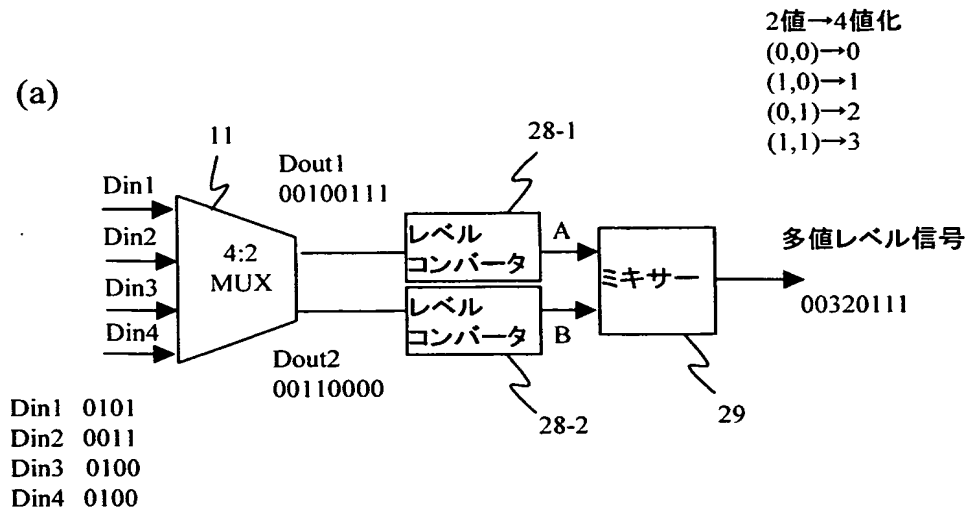
【図 9】

図9



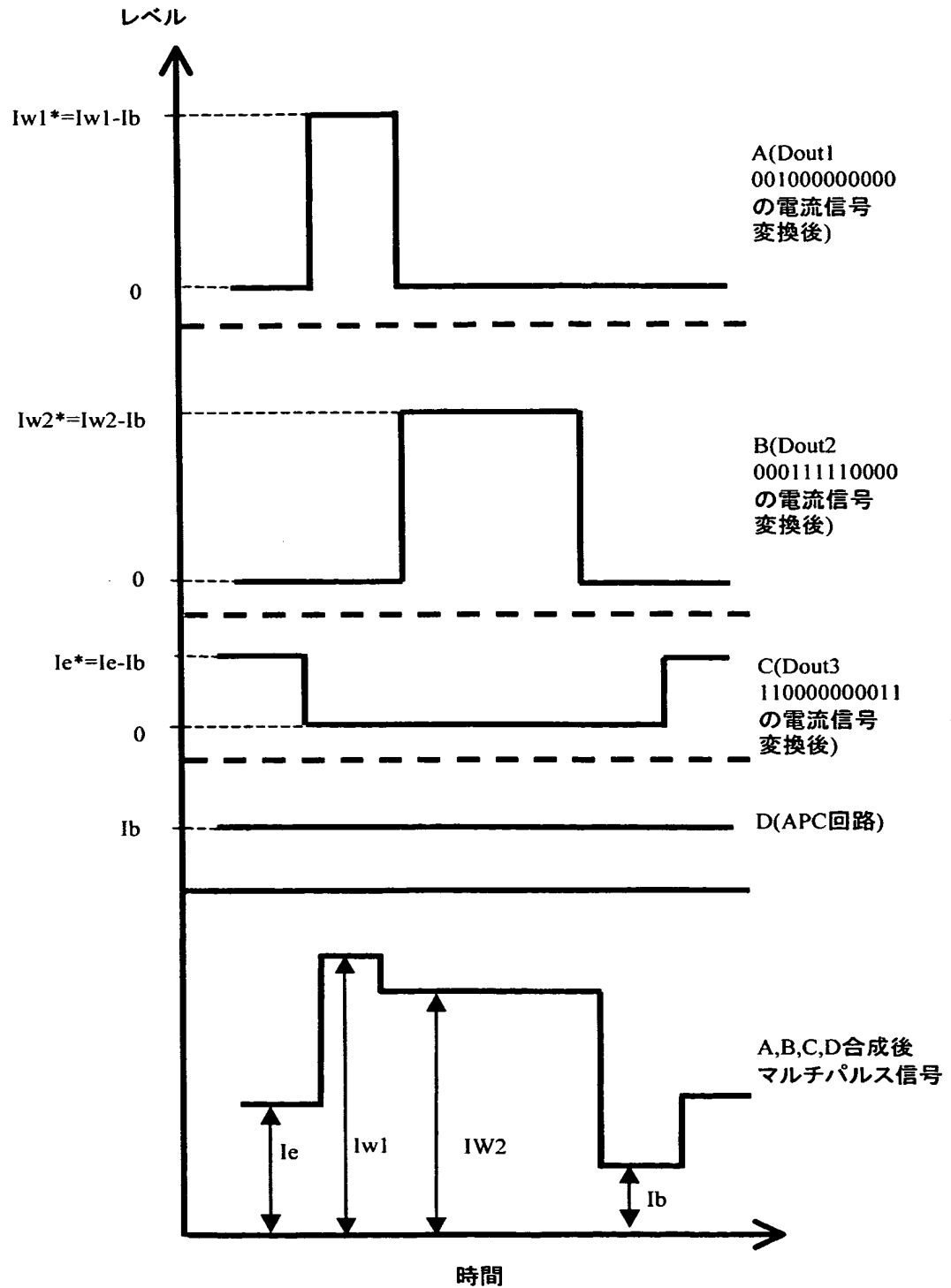
【図 10】

図10



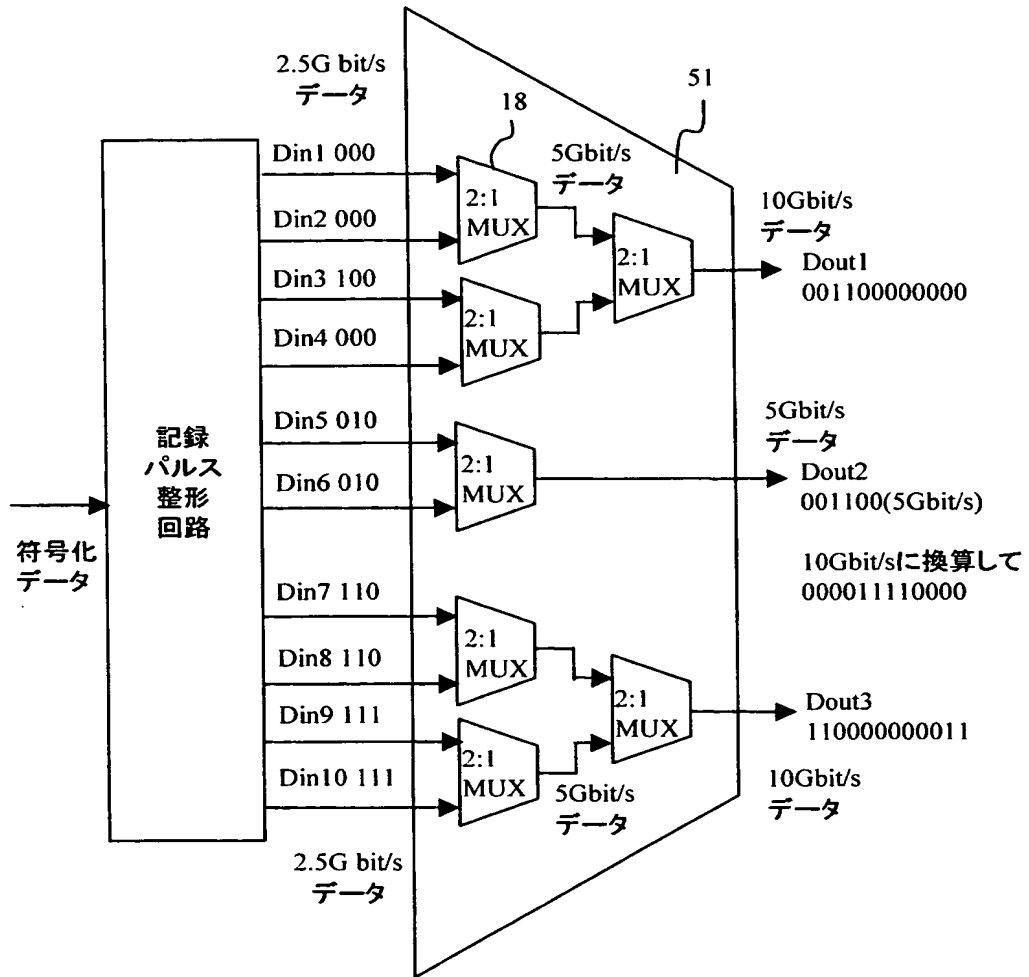
【図 11】

図 11



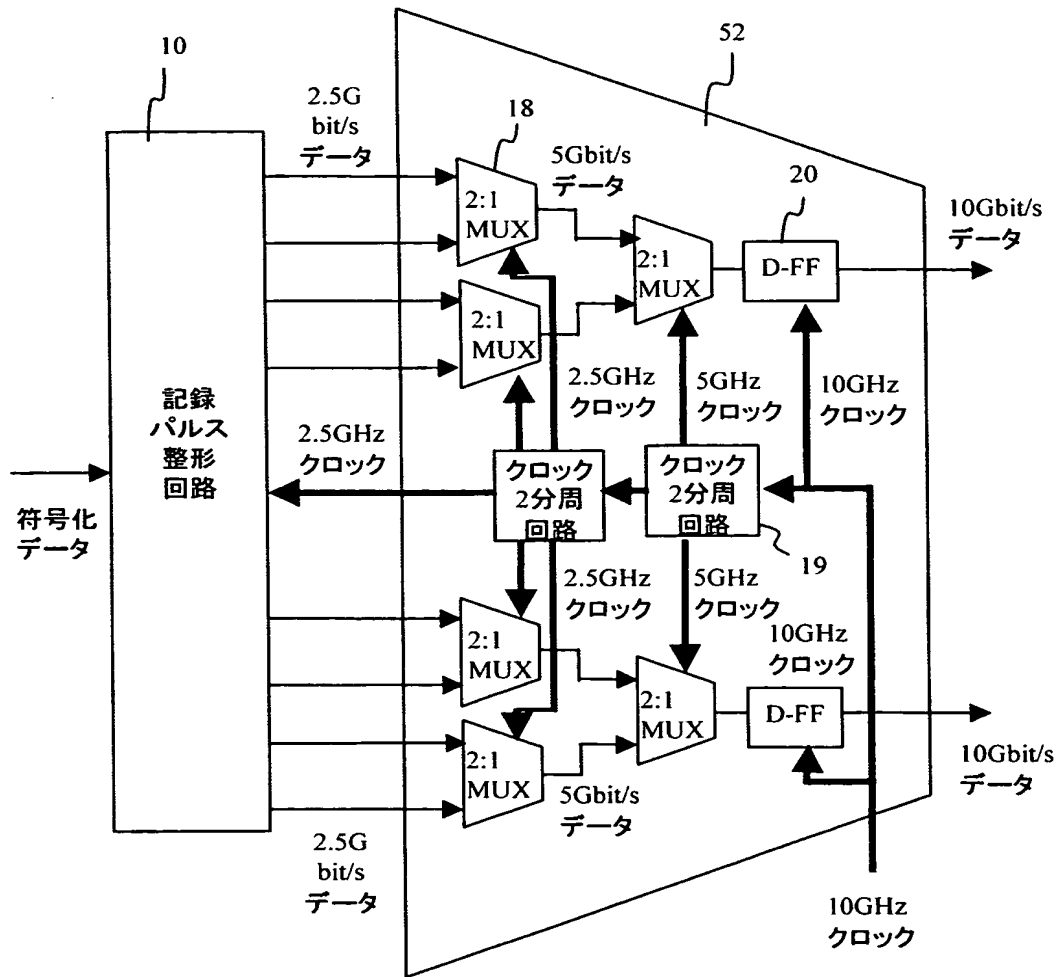
【図 12】

図12



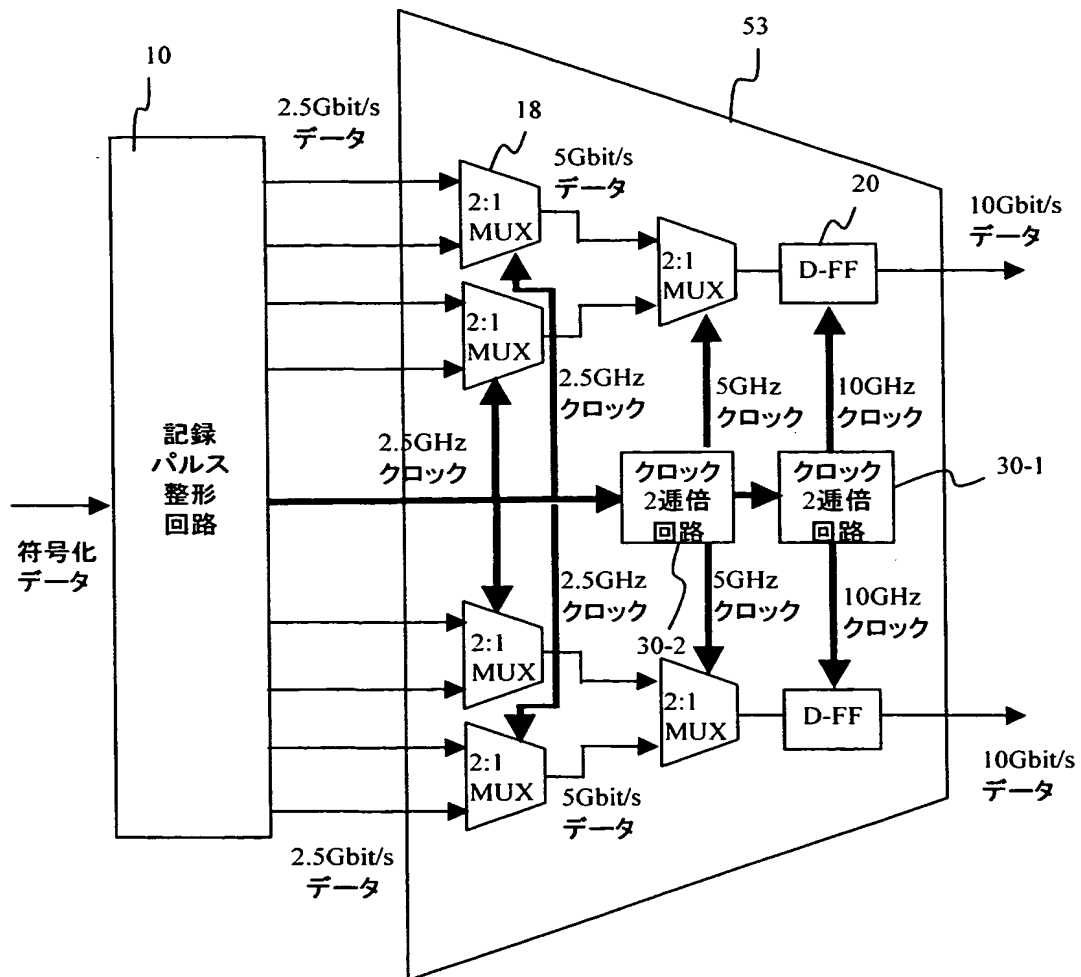
【図13】

図13



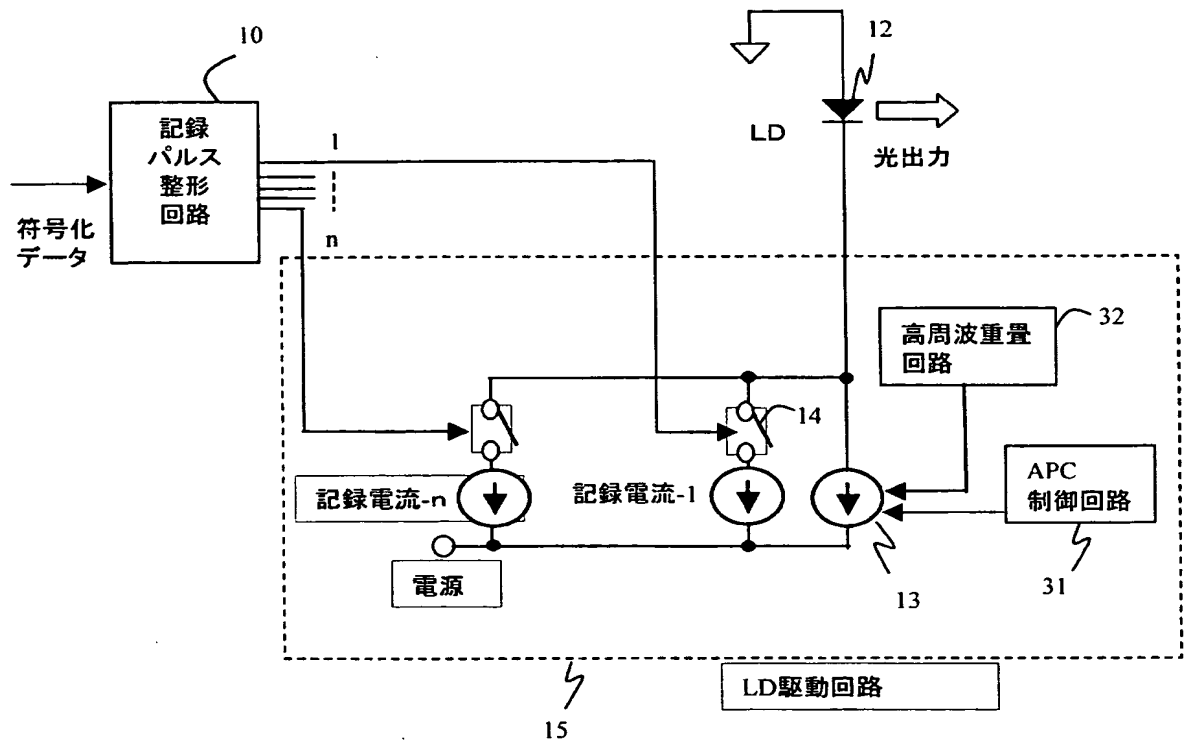
【図 14】

図 14



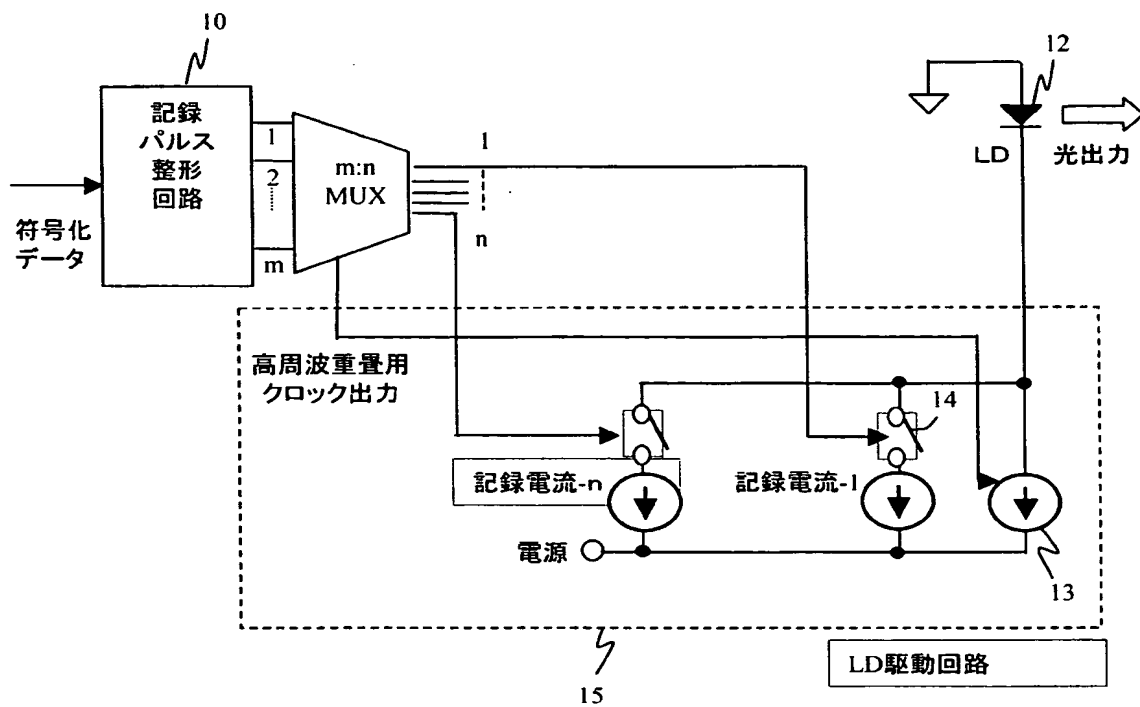
【図 15】

図15



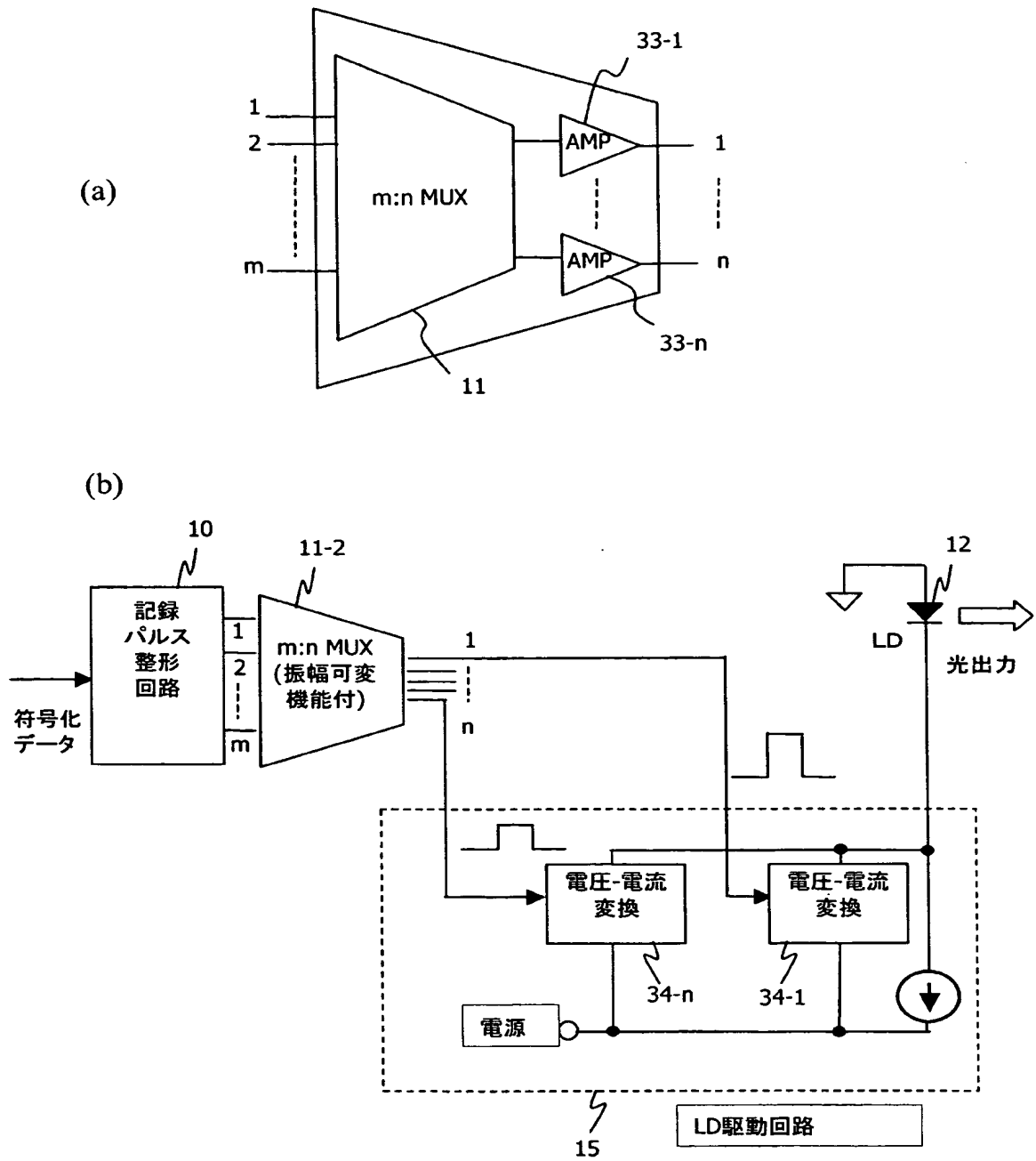
【図 16】

図 16



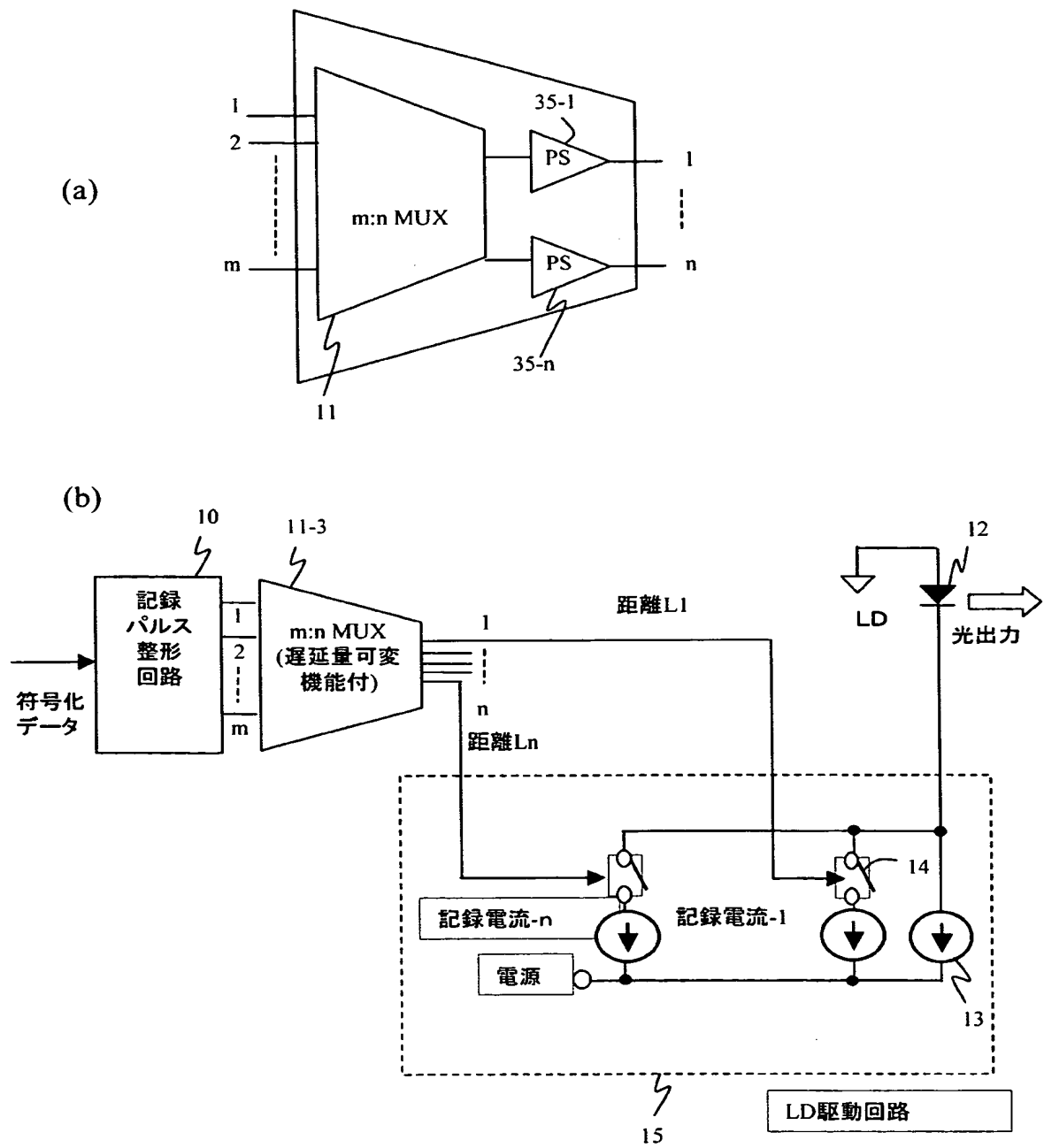
【図 17】

図 17



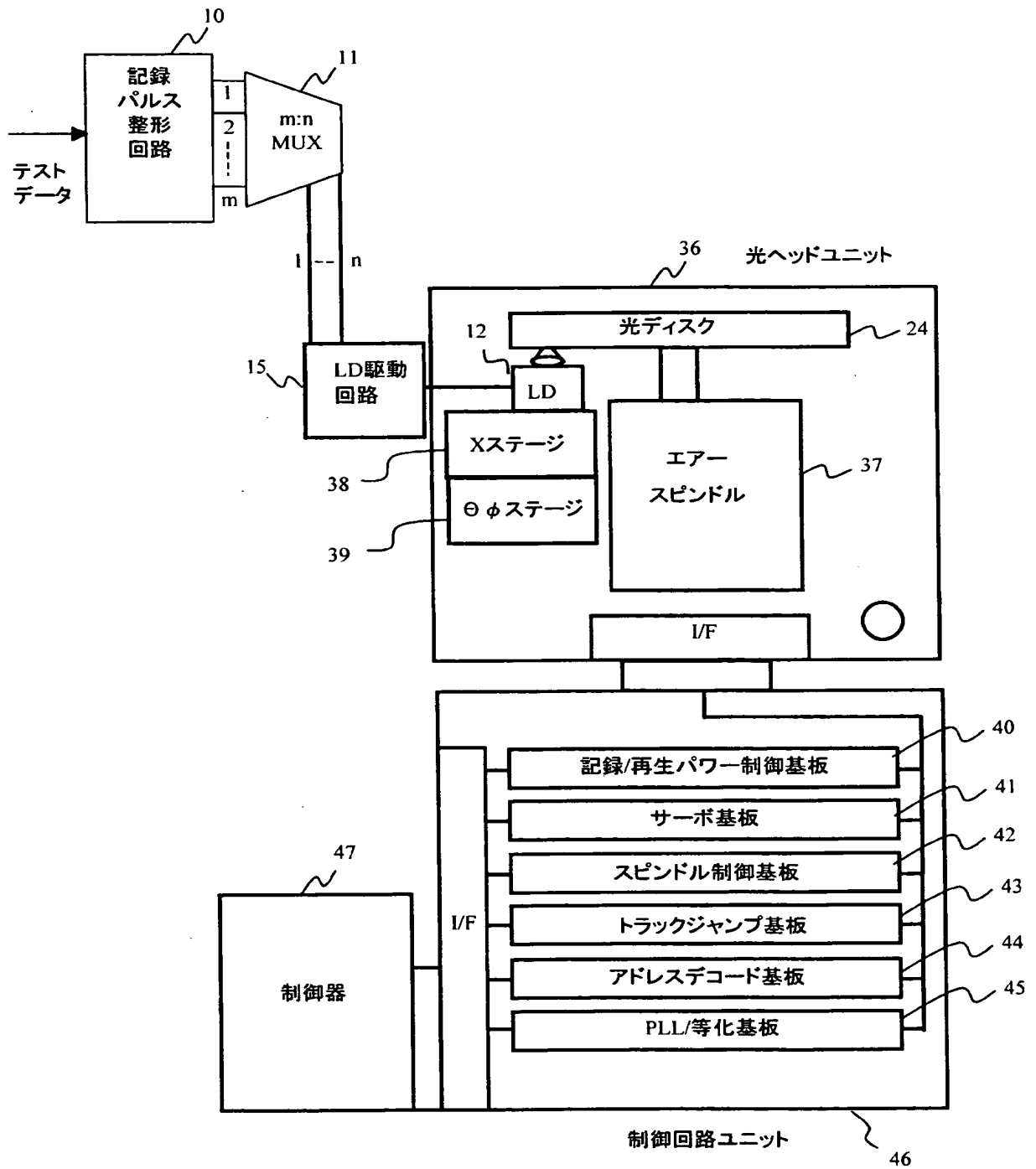
【図 18】

図18



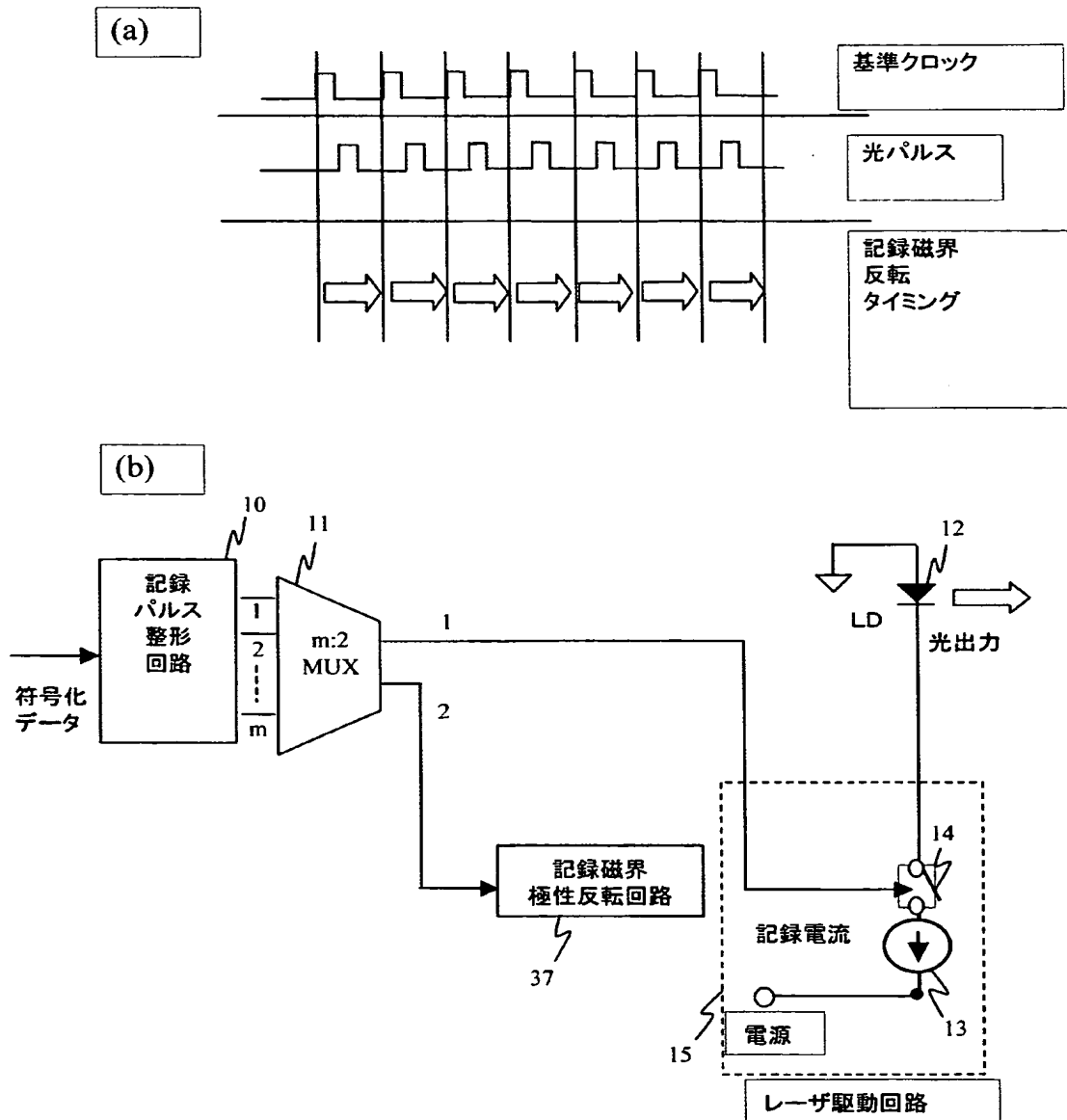
【図19】

図19



【図 20】

図20



【書類名】 要約書

【要約】

【課題】 n 個の同期した高速パルスが発生する。

【解決手段】 通常 $m : 1$ の構成でパラレル-シリアル変換を行うマルチプレクサを m 個の入力に対して n 個の出力が発生する $m : n$ マルチプレクサ 1 1 の構成にして用い、高分解能の高速パルス発生を可能にし、マルチパルスや多値信号の発生を行う。

【選択図】 図 1

特願 2 0 0 3 - 3 7 8 8 5 7

出 願 人 履 歷 情 報

識別番号

[0 0 0 0 0 5 1 0 8]

1. 変更年月日

1 9 9 0 年 8 月 3 1 日

[変更理由]

新規登録

住 所

東京都千代田区神田駿河台 4 丁目 6 番地

氏 名

株式会社日立製作所

特願 2 0 0 3 - 3 7 8 8 5 7

出 願 人 履 歴 情 報

識別番号

[5 0 1 0 0 9 8 4 9]

1. 変更年月日

2 0 0 0 年 1 2 月 2 7 日

[変更理由]

新規登録

住 所

東京都港区虎ノ門一丁目 2 6 番 5 号

氏 名

株式会社日立エルジーデータストレージ

2. 変更年月日

2 0 0 3 年 3 月 5 日

[変更理由]

住所変更

住 所

東京都港区海岸三丁目 2 2 番 2 3 号

氏 名

株式会社日立エルジーデータストレージ